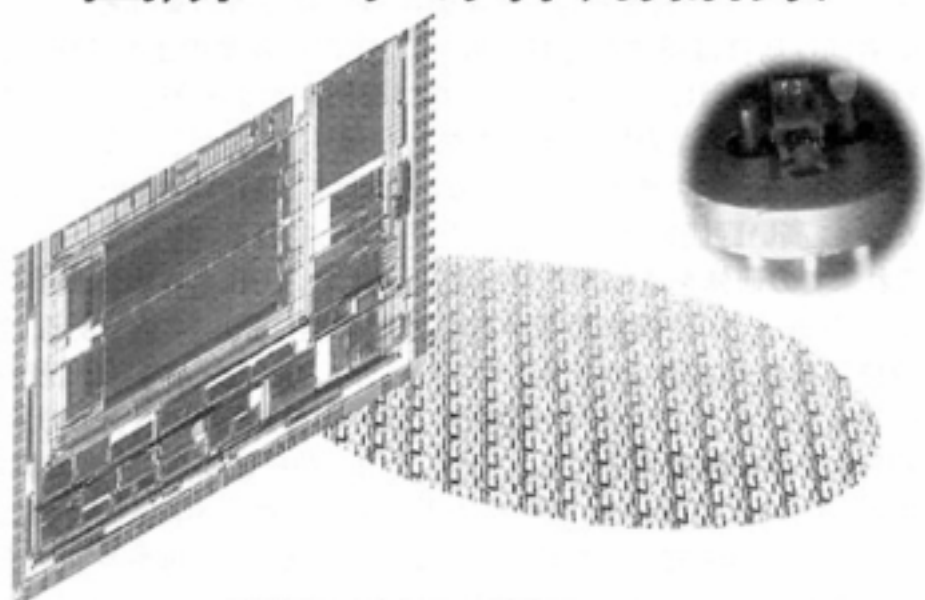


図解 半導体用語集

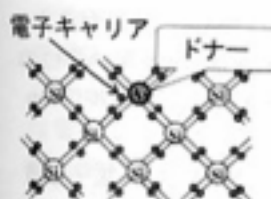


掲載カテゴリー一覧表

1	半導体業界	9	熱処理
2	半導体の基礎	10	エッチング
3	デバイス	11	成膜
4	デバイス構造	12	後工程(パッケージ)
5	設計技術	13	評価・信頼性
6	結晶技術	14	生産現場管理
7	フォトリソ	15	洗浄技術
8	イオン注入	16	その他技術

ドナーとアクセプタ(1)

N型半導体

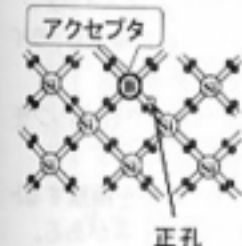


不純物を含んだ半導体には、N型半導体とP型半導体がある。

N型シリコンの不純物は最外殻軌道に電子が5個あり、4個がシリコンの共有結合として安定に固定され、1個が少しのエネルギーで自由に動き回り、自由電子としてマイナス電荷を運ぶ。

この不純物をドナー (donor) 不純物と呼び、通常、リン (P)、砒素 (As)、アンチモン (Sb) が用いられる。

P型半導体



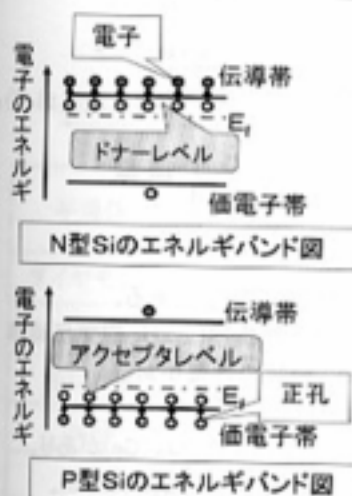
P型シリコンの不純物は最外殻軌道に電子が3個あり、共有結合には1個電子が不足する。ここは、電子の抜け穴と考えられ。ここには、少しのエネルギーで、隣接電子が移動出来る。この電子の抜け穴を正孔と呼び、プラスの電荷を持った粒子と考える。

この不純物は、通常ボロン (B) が用いられ、アクセプタ (Acceptor) 不純物と呼ぶ。電子を受け取るという意味である。

正孔

2基礎-15

ドナーとアクセプタ(2)



(エネルギーバンド理論に依る説明)

不純物を含んだ半導体には、P型半導体とN型半導体がある。

N型半導体は、負の電荷を持った電子が多数キャリアとして働く。N型半導体になる不純物をドナー (donor) 不純物と呼ぶ。

P型半導体は、正の電荷を持った正孔が多数キャリアとして働く。P型半導体になる不純物をアクセプタ (acceptor) 不純物と呼ぶ。

シリコンの場合、ドナー不純物として、リン (P)、砒素 (As)、アンチモン (Sb) が用いられる。アクセプタ不純物は、通常ボロン (B) が用いられる。

ドナーレベル: ドナー不純物が作る準位

アクセプタレベル: アクセプタ不純物が作る準位

E_F : Fermi準位。電子の存在確率が1/2になるエネルギー順位。

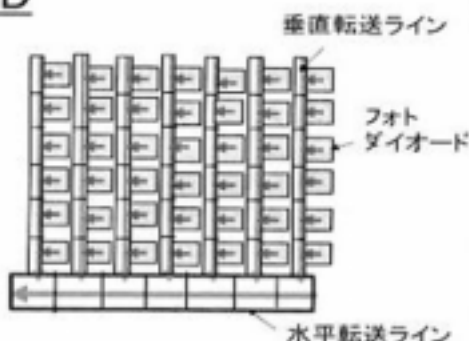
2基礎-16

CCD



CCDとはCharge Coupled Deviceの頭文字をとったもので、電荷結合素子ともいう。

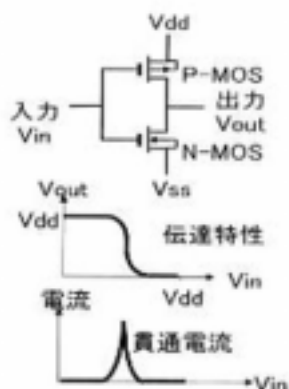
上の図でP型シリコン基板上に酸化膜を作り、その上に線上に密接に繋がった電極の列を作る。例えば電極1、2、3、に順次+Vの電圧を加え、それと同期して1、2、の順に0Vの電圧に戻すと、はじめに1、にあって光で作られた電子は2、3の順序で電極の下の空乏層に移動する。これがCCDの動作である。



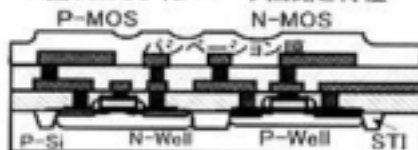
インターライントランスファ方式
CCD撮像素子の構成

CCD撮像素子は上のような構成が多い。光をフォトダイオードで電荷に変換し、それを一気にすべて垂直転送CCDに移動させ、それを1画素分ずつ垂直に転送し、同期して水平転送CCDが1ライン毎に出力し、画像を形成する。

3デバイス-5



A図: CMOSインバータ回路と特性



B図: CMOSの断面構造図例

CMOS

CMOSは、Complementary MOSFETの略で、NチャンネルMOSとPチャンネルMOSで回路が構成され、特に低消費電力特性、高速度動作が実現されている。

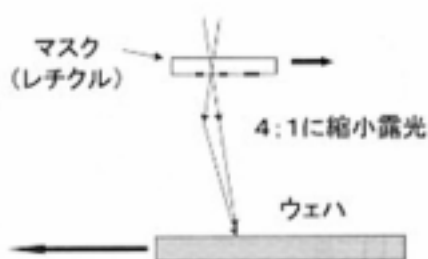
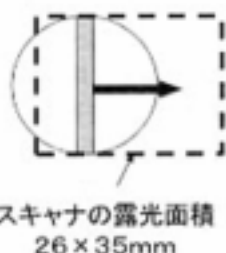
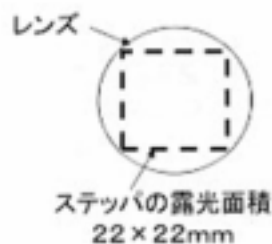
現在は、このCMOSの特長を生かして、高集積化が留まることなく進歩し、シリコンLSIの全盛期を築き上げてきた。

A図に、NチャンネルMOSとPチャンネルMOSで構成されるインバータ回路を示す。定常状態では、片方のMOSがオン状態、反対側のMOSがオフ状態になり、貫通電流が流れず、非常に低消費電力が実現できている。

B図にCMOSの断面構造図例を示す。図では、二層メタルであるが、実際のLSIはもっと多層メタルで構成される。

3デバイス-6

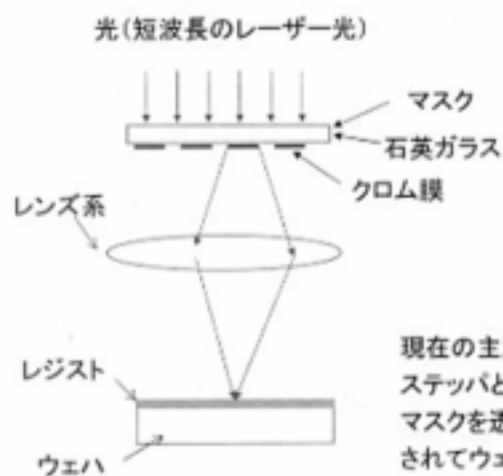
スキャナ(Scanner)



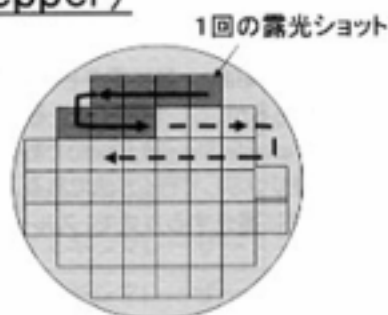
スキャナは、ステツパから発展したフォトレジストの露光装置である。Step & Repeatする点はステツパと同じだが、レンズの直径部分を用いて、細長いゾーンをスキャンするので、露光面積がステツパより広く取れる。スキャナでは、マスクとウェハを露光中に同時に動かすので、振動対策に万全を期す必要がある。

7フォトプロセス-11

ステツパ(Stepper)



ステツパの光学系

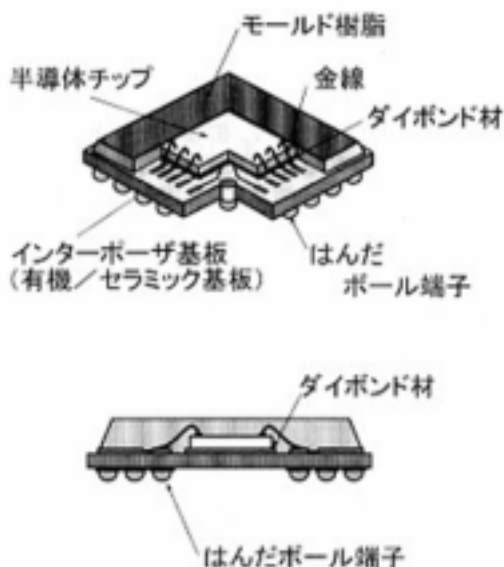


＜ウェハを露光する様子＞

現在の主流露光装置は、Step & Repeaterを略してステツパと呼ばれる装置である。上部に置かれたマスクを透過した光は、パターンを4:1に縮小投影されてウェハ上のフォトレジストを露光する。ウェハ全面を順次露光する。「スキャナ」や「液浸ステツパ」の項を参照。

7フォトプロセス-12

BGA



Ball Grid Arrayの略号である。

パッケージの底面に、はんだ材等のボール状の外部端子をマトリクス(格子)状に配置した表面実装型パッケージの総称である。

QFP等の周辺配列端子パッケージに対し、エリア配列端子パッケージに分類される。

インターポーザの材料に有機基板を用いたものをP-BGA(Plastic-BGA)、ポリイミドテープを用いたものをT-BGA(Tape-BGA)とも呼称される。

また、外部端子ピッチが0.8mm以下に配列されたものをFBGA(Fine pitch BGA)として別途に分類されている。

12後工程-17

CSP

・ワイヤ接続



・TAB接続



・フリップチップ(パンプ)接続



・ウェハレベルCSP



Chip Size PackageまたはChip Scale Packageの略号である。

パッケージの外形寸法(X, Y寸法)が半導体チップの外形寸法(X, Y寸法)と同じか、あるいは僅かに大きい寸法(片側0.5mm以内)のパッケージの総称である。

パッケージの構造としては、ワイヤ接続法を用いたフェイスアップ方式、TAB接続法、フリップチップ(パンプ)接続法を用いたフェイスダウン方式など各種のCSPが生産されている。

最新の技術で半導体チップの寸法とパッケージの寸法が同寸法になる、ウェハレベルCSPが注目されており、今後、増大すると予測されている。