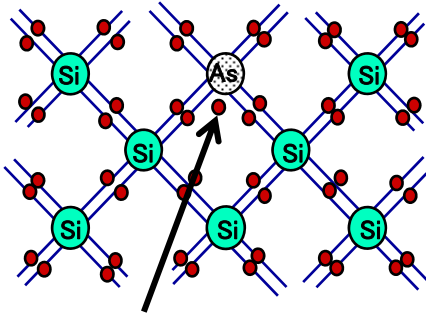


## 3. 2 不純物半導体

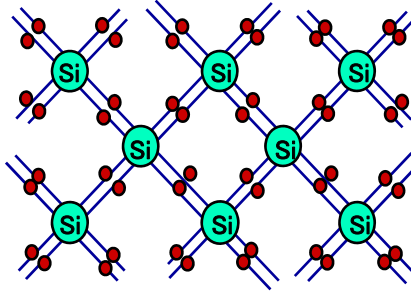
N型半導体



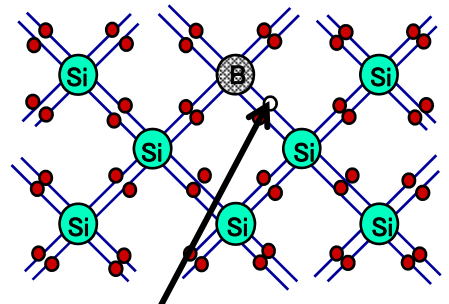
電子  
キャリア

5価の元素を加えると、1原子  
当たり1個余分の電子が生ず  
る。

真性半導体



P型半導体



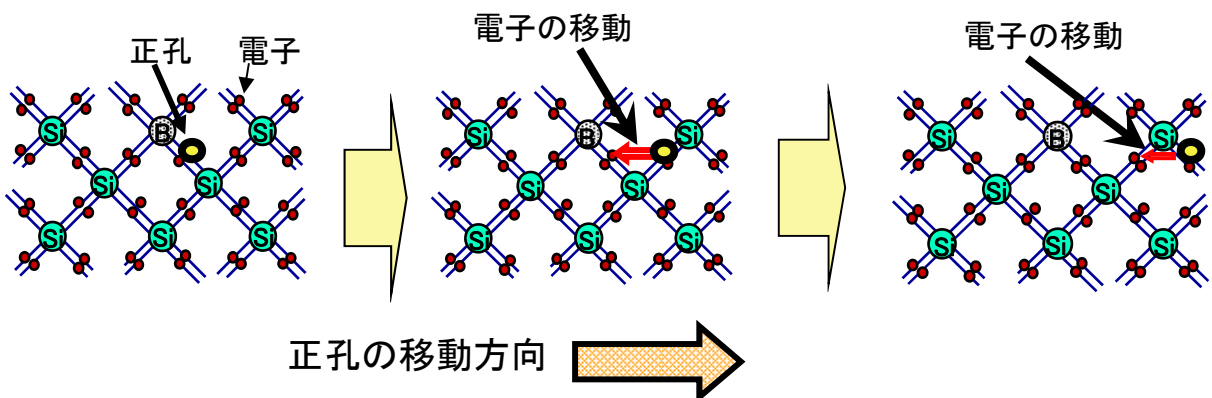
正孔  
キャリア

3価の元素を加えると電子  
が1個不足し、空孔が生  
じる。これを正孔と呼  
ぶ。

N型半導体：  
この余分の電子は自由に動き回ることが  
出来る。不純物濃度が増すと、電気伝導  
度が上がる。  
不純物原子は正のイオンとなる。

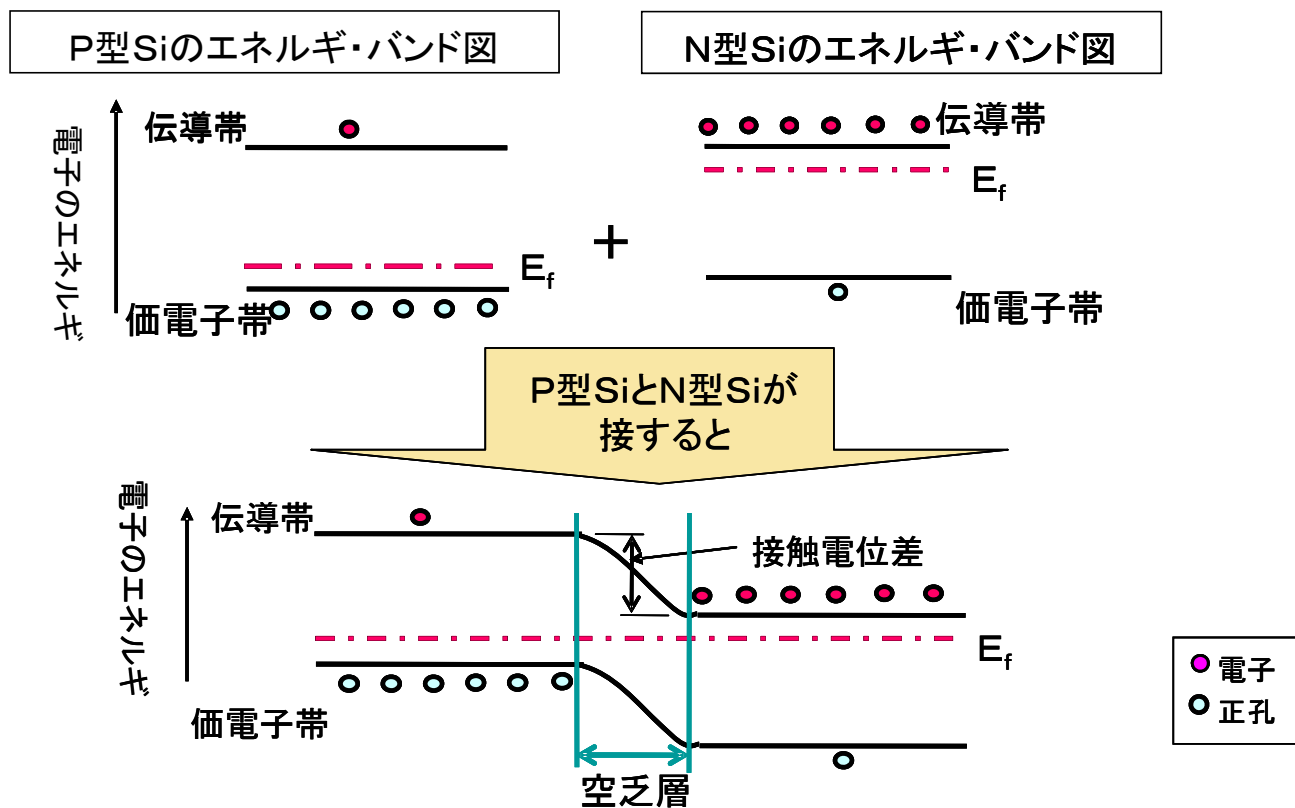
P型半導体：  
正孔は正電荷を持ち、自由に動き回ることが  
出来る。不純物濃度が増すと、電気伝導度  
が上がる。  
不純物原子は負のイオンとなる。

### 正孔の移動の説明



正孔(電子の抜け跡)のあった所に右側の電子が移ると、正孔が左から右に移動した事になる。

## 4.2 PN接合とは？ (2)

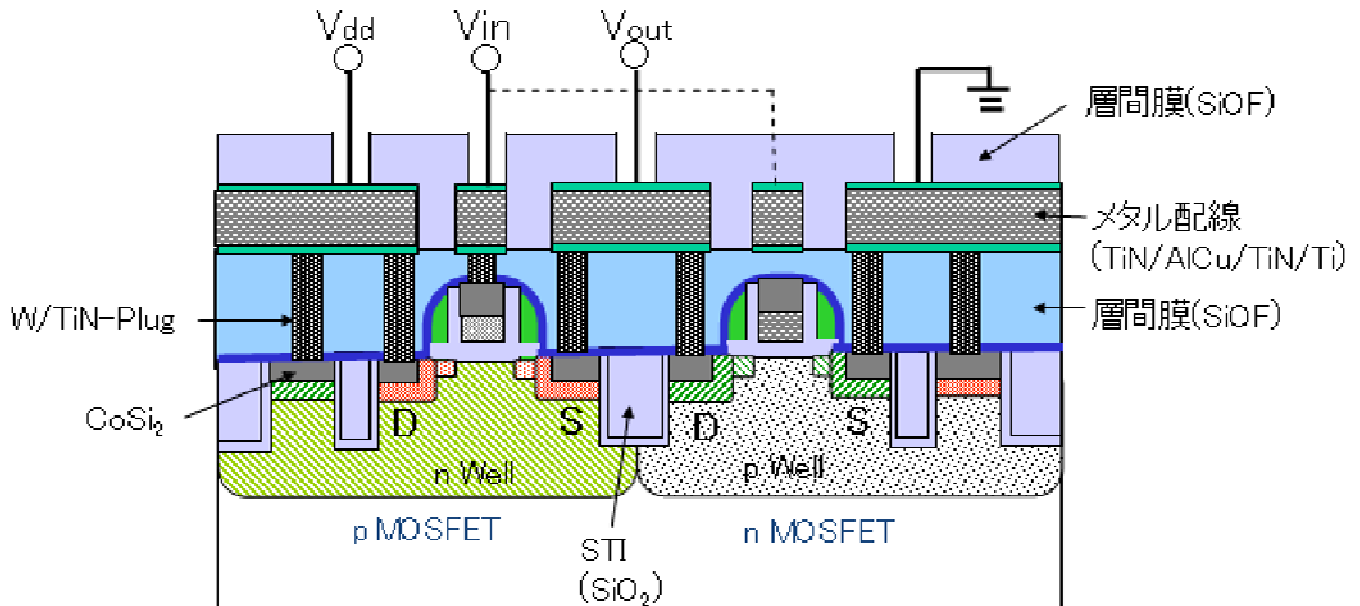


PN接合の特性をエネルギーバンド図を用いて説明すると、上記の図のようになる。

P型シリコンとN型シリコンが接触すると、両者のフェルミ・レベルが同じエネルギーになる様に夫々の電位が調整され、電子・正孔の平衡が取られる。(フェルミレベルが同じと言う事はキャリアの左右の移動が無い事を意味する。)

その為、接合の境界領域(遷移領域)には接触電位差が発生し、電子・正孔が存在しない領域が出来る。これを空乏層と言う。

## 6.8 CMOS LSIの断面構造図



実際のMOS LSIはN-MOS FETとP-MOS FETが同じシリコン基板の内に作られ、非常に消費電力の少ない機能を実現している。これをCMOS (Complementary MOS) と言う。

上図はCMOSインバータ回路の断面図である。

Si基板の厚さは数100 $\mu\text{m}$ あるが、Si内部の活性層は1 $\mu\text{m}$ (ミクロン)位の薄い表面層のみに存在している。

実際のLSIの金属配線は多層化されている。超LSIでは10層位の金属層を持つ場合もある。

PチャンネルMOS FETはN-well層内に、NチャンネルMOS FETはP-well層内に形成される。

# CMOSLSIプロセス概要(1)

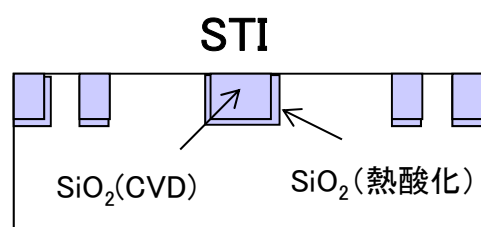
## (1) Si ウェハ

一般的にはφ200mm(t725μm)、φ300mm(t775μm)の鏡面研磨されたウェハが使用される



## (2) STI(素子分離) (Shallow Trench Isolation)

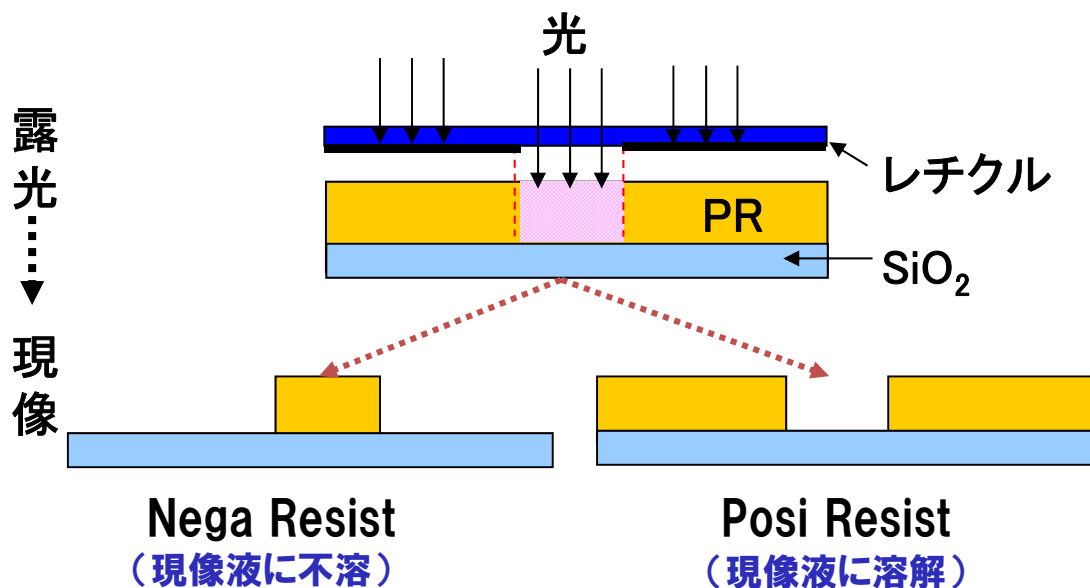
近接トランジスタからの漏れ電流の流入防止の為に配置される1μm以下の浅い溝を形成する。STIの占める面積はチップ面積の約半分。



## (3) Well (Twin Well)へ

- (1) SiウェハはLSI形成の基盤となるもので、規格に基づいた製品仕様のSiウェハをメーカーから購入して使用します。LSIが形成されるウェハ表面は鏡面研磨されており、厚さはφ200mmウェハで750μm、φ300mmウェハで1200μmが一般的です。製造プロセスの熱処理等に伴うストレス等によるひずみ抑制を考慮してウェハ径によって厚みが異なっているのです。業界で議論されているφ450mmウェハは更に厚みを増すという事です。
- (2) STI(素子分離)は隣り合って形成されるトランジスタ相互の電氣的影響度を最小化するために形成される溝で、LSI形成には大変重要な役割を果たすものであります。古代住居跡の周囲に形成される外敵侵入防止の為に掘られた溝が同様の役割を果たすものといえそうです。  
  
漏れ電流の流入防止の完全性を確立するためにSTI領域は必然的に大きくなり、形成される数とも相まってチップ面積の約半分になると言うわけです。

## ネガ型レジストとポジ型レジスト



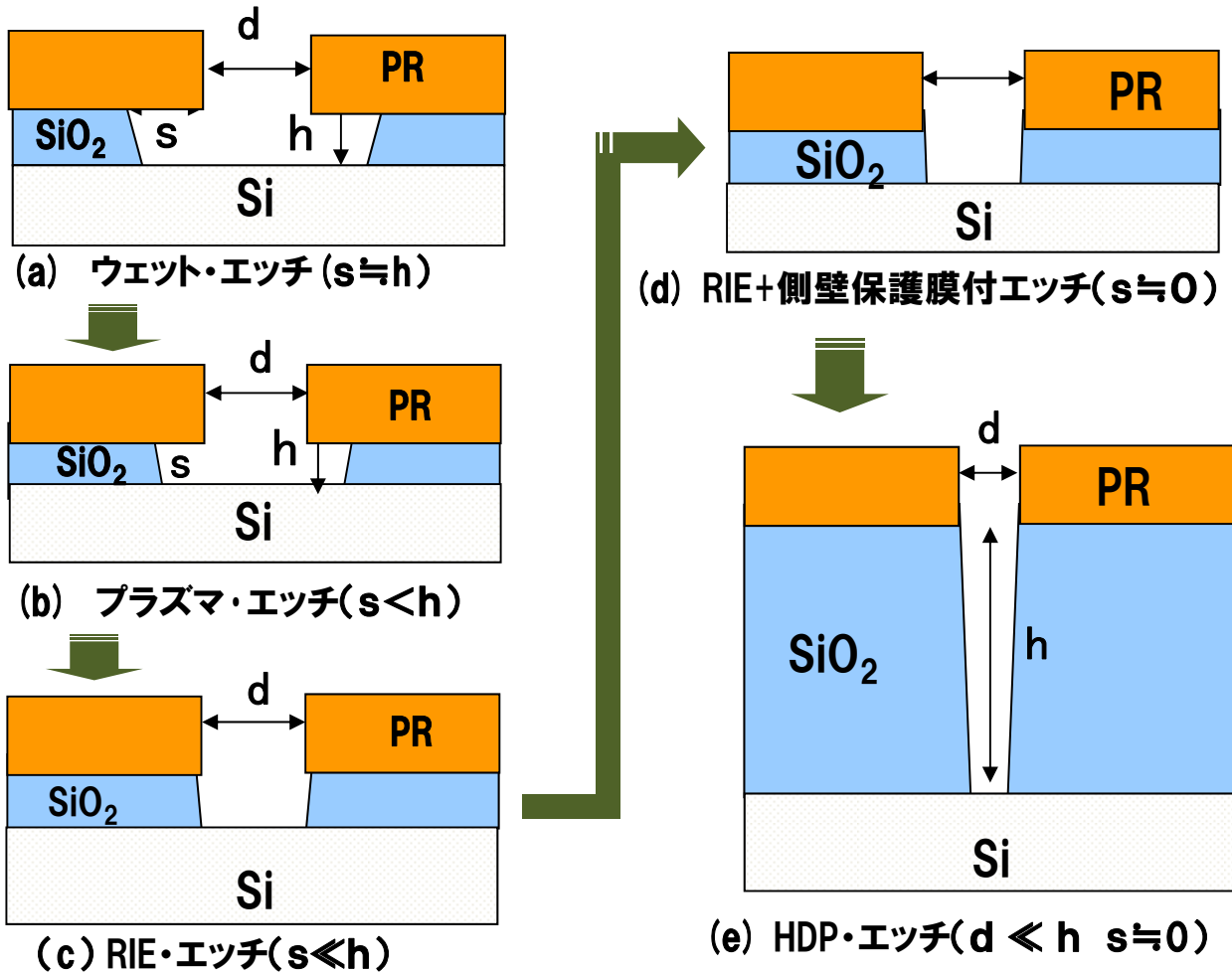
フォトリソにはポジ型、ネガ型の2種類があると説明しました。パターンニングはレチクルといわれるマスクを通過した短波長光によりフォトリソを感光し、感光後の現像処理によってパターンを形成する事になります。

レチクルを通過した短波長光の照射部が感光後の現像処理で残るか？除去されるか？がネガ型、ポジ型の差となります。

短波長光照射部が現像液に溶けず現像後に残るフォトリソをネガ型、現像後に除去されるフォトリソをポジ型として使い分けています。

上記の説明に記述するPre-Baking、Post-Bakingですが、フォトリソに含まれる溶剤の除去レベルによってフォトリソ自体の固化状態を変化させようとするプロセスです。

## エッチング技術の変遷



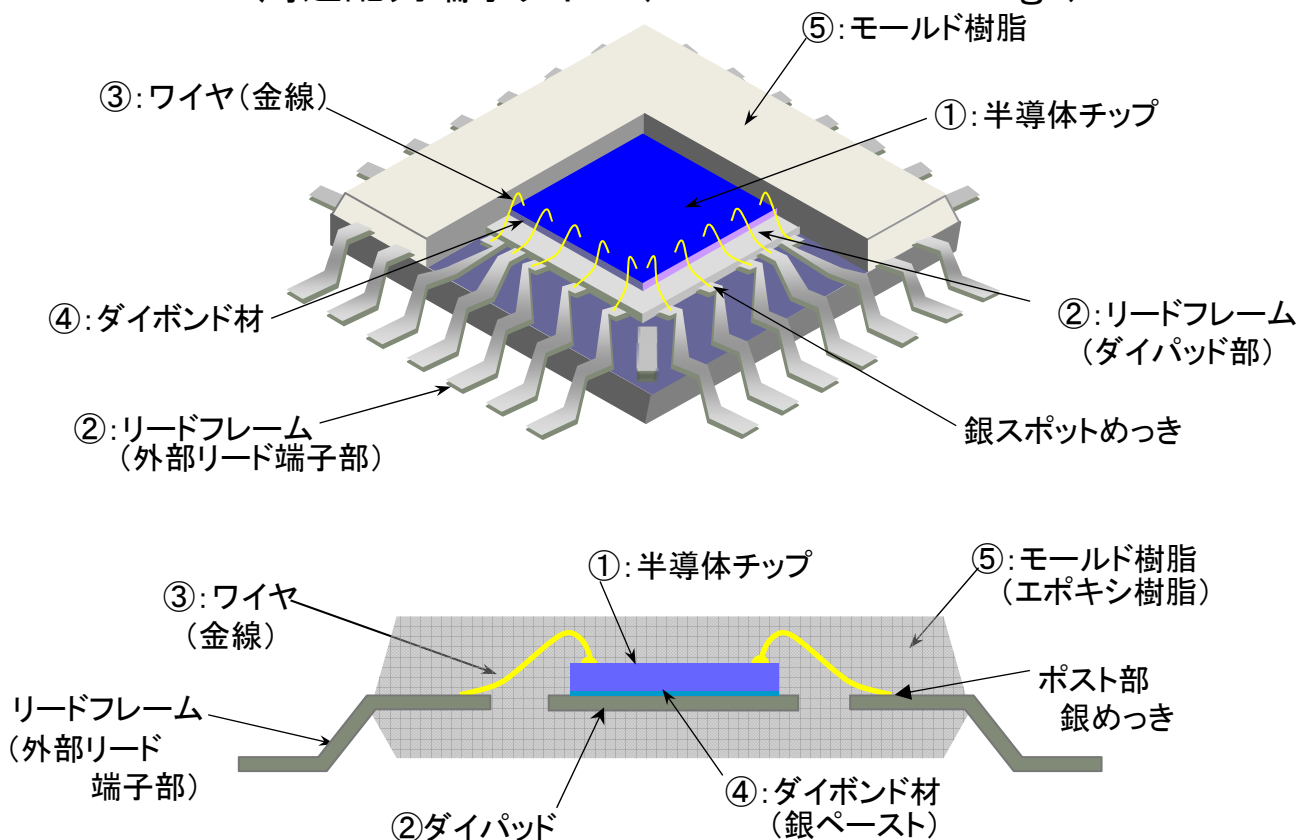
これまでエッチングに関する話題を説明して来ましたが、ここで、エッチング技術の変遷を等方性、異方性の観点から振り返ってみる。

等方性エッチングエッチングを特徴とするウェットエッチングからスタートし、フォトリジストをマスクとして忠実なパターンをエッチングすることが可能となる異方性エッチングに時の経過とともに移行してきたことが理解できます。

これも半導体デバイスの高機能化、微細化がもたらした結果と言えます。

# パッケージの基本構造(QFPタイプ)

## 周辺配列端子タイプ (Quad Flat Package)



上図は半導体パッケージの代表的なタイプであるQuad Flat Packageタイプの構造図である。

① 半導体チップ

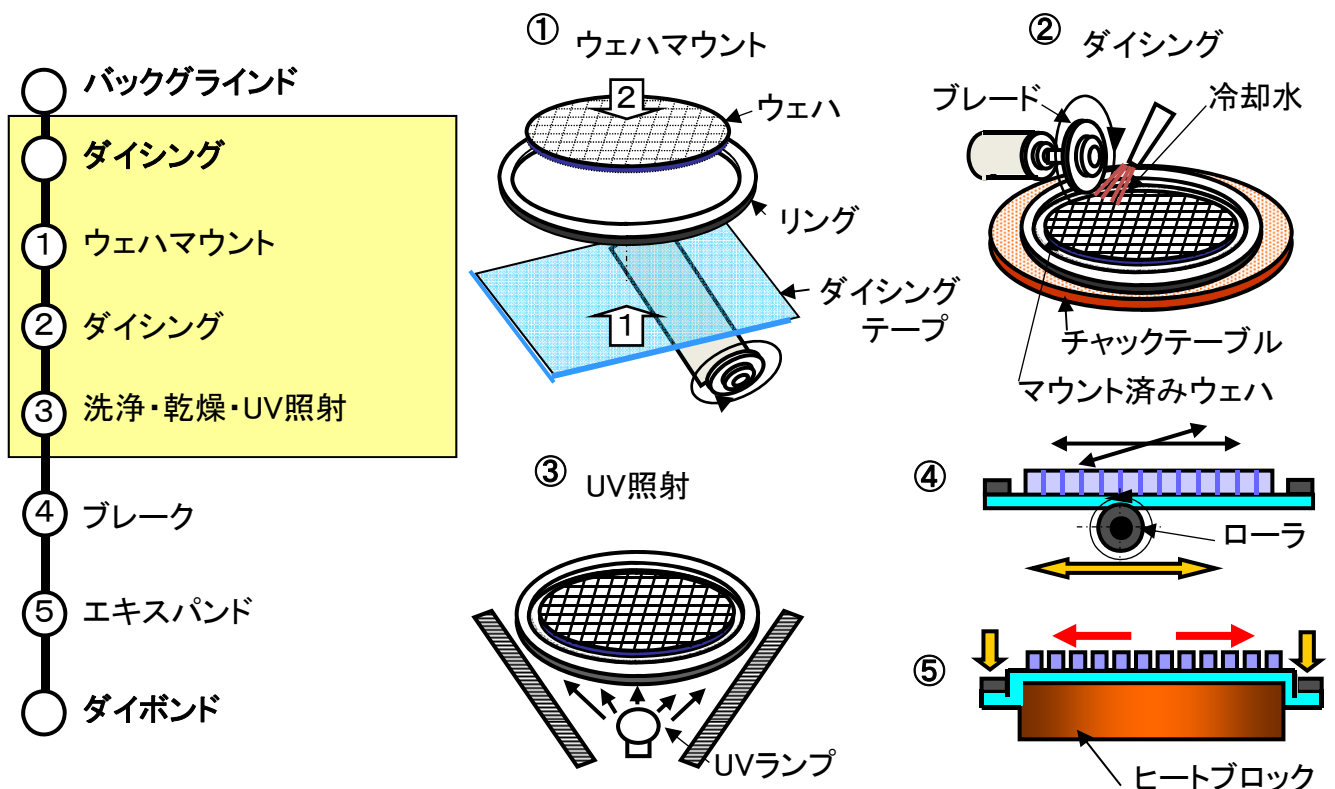
② リードフレーム: 材質として主にFe-Ni合金(42アロイ)か銅合金が用いられ、製法としてプレス法、エッチング法がある。  
ダイパッド部、ワイヤボンドポスト部は主にAgのスポットめっきが施される。Auめっきを施すこともある。  
外部リード部はモールドパッケージ後、銅、ビスマスなどを微量添加した錫めっきが施されることが多い。  
①の半導体チップがダイパッド部に搭載される。

③ ワイヤ : 主にAu線が用いられる。Al線、Cu線を用いることもある。  
①の半導体チップの電極パッド(材質はAl系)と②のリードフレームのワイヤボンドポスト部とを電気的な結合をするのに用いる。

④ダイボンド材 : 主にAgペーストが用いられる。エポキシ樹脂ペースト、半田、シリコン樹脂ペーストを用いることもある。  
②のリードフレームのダイパッド部に①の半導体チップを搭載接着するのに用いられる。

⑤ モールド樹脂: 主にエポキシ樹脂が用いられる。シリコン樹脂を用いることもある。  
①の半導体チップを外部環境から保護する。

# ダイシング工程(1)



・ダイシング工程は、前工程・ブロービングテスト・バックグラインド工程が完了したウェハから、個々のチップに切り分ける工程である。ウェハをカットするブレードはダイヤモンド粒を埋め込んだ有機材料からなる薄い円板で、厚さは $25\mu\sim 50\mu\text{m}$ である。  
このブレードを $3\sim 40,000$ 回転/分と高速で回転させ、 $100\sim 200\text{mm/秒}$ の速さで $0.25\sim 0.4\text{mm}$ 厚のウェハを所定のチップサイズにカットする。

- ①ダイシングフレーム(治具)にダイシングテープ(粘着テープ)を張り、その上にウェハをローラーを使いテープとの間に気泡が発生しないように貼り付ける。
- ②ダイヤモンドブレードを高速で回転させ( $3\sim 40,000$ 回転/分)、 $100\sim 200\text{mm/秒}$ の速さで研削水を注ぎながらウェハを所定のサイズに切断する。  
ウェハ厚さ全体をカットするフルカット方式とウェハ厚さの途中までカット(溝を入れる状態にして後でブレーキングする)するハーフカット方式がある。次工程のダイボンディング工程との関連で使い分けられる。

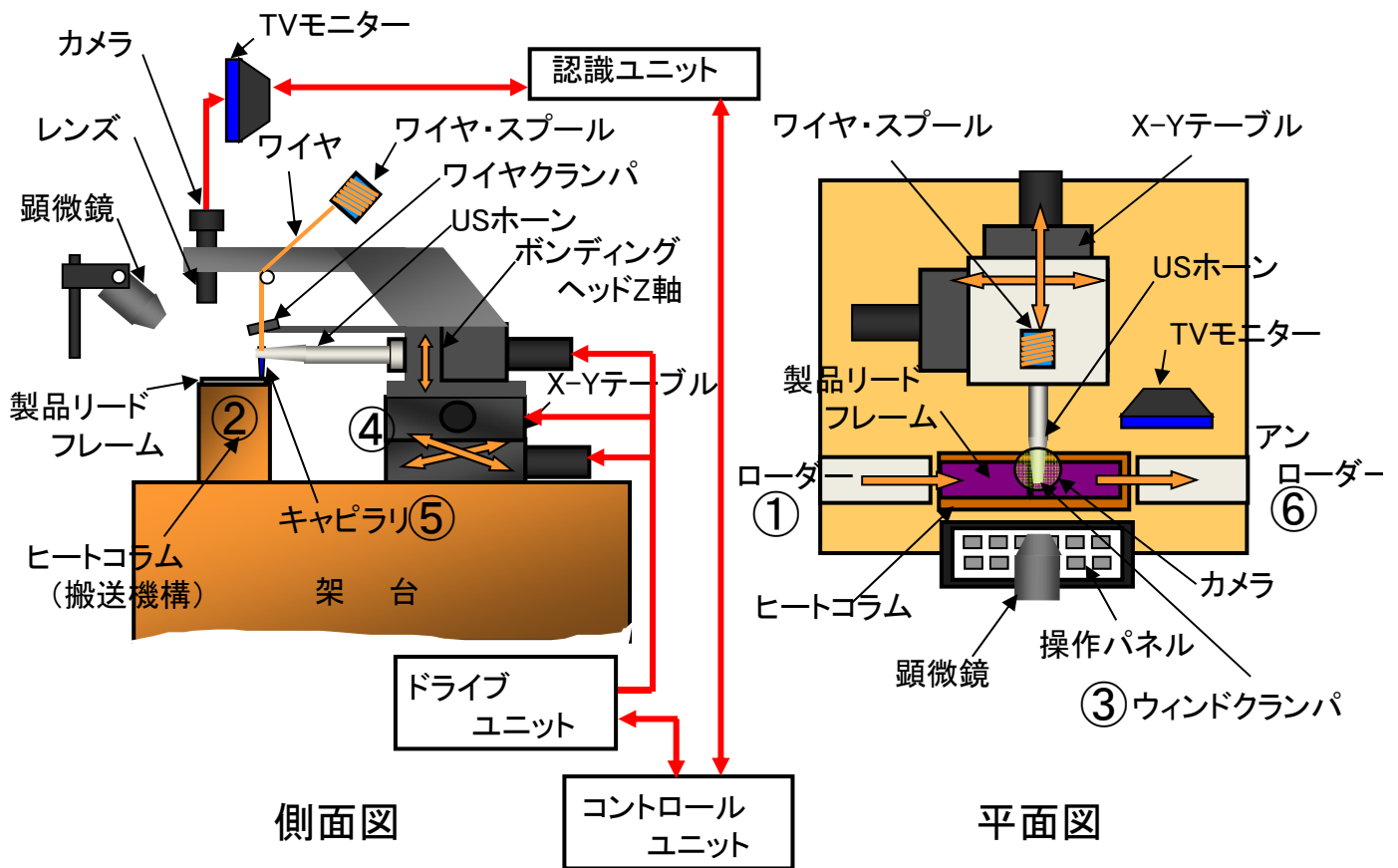
切削中のシリコン屑が残渣となると品質問題になるので良く洗浄する。

\*ダイシング時の研削水に純水を使用するが、研削水の比抵抗が高くと、シリコン屑が静電気を帯びてウェハに付着しやすくなる。よって、純水中に炭酸ガスを溶解させて炭酸水として比抵抗を下げ、シリコン屑の付着量の削減対策をすることもある。

- ③ダイシングテープとウェハの接着力を弱めるためにテープ裏面からUV光線を照射する。  
(ダイシングテープに付着されているUV硬化型の接着剤の硬化が進み接着力を弱め、次工程のダイボンド時にテープから剥離しやすくするためである。)



# ワイヤボンド設備プロセスレイアウト図



上図はワイヤボンド プロセスを処理する設備の側面図と平面図である。

①のローダー部にセットされたマガジン治具から、ダイボンド済みのリードフレームが一枚ずつ順次②の加温されたヒートコラム上に供給されてくる。

リードフレームがヒートコラム上のボンディングポジションにセットされると③のウインドクランパでリードフレームが抑え込まれ固定される。あらかじめ IN PUT された配線情報プログラムに従い、パターン認識技術によりリードフレーム上の IC の位置が定められ、電極部およびリードフレームのボンド部 (ポスト部) が自動認識される。

認識されたターゲット (電極、ポスト部) に④のボンディングヘッドが X, Y に可動し、位置決めし、⑤のキャピラリ (細管) から繰り出される金線に、電気トーチのスパークにより金ボールを形成し、認識されたターゲット間を 1st. ボンド、2nd. ボンドと橋渡し (ステッチボンド) を行い結線する。この動作を全ピンに繰り返し、1つの IC のボンディングを完結させる。(X-Y-Z 軸の複合運動による)

完結したらウインドクランパがリードフレームを解放し、1ピースの順送りを行い、次の IC がダイボンドされたリードフレームが、ボンディングポジションにセットされて、ウインドクランパで固定され、パターン認識が行われ、先と同じ動作を繰り返し、順次、IC のワイヤボンディングを完成させる。

リードフレーム上の全 IC のボンディングが終了したら、⑥のアンローダー部にセットされたマガジンに収納される。その後、次のリードフレームの IC のボンディングがスタートし、マガジン治具に収納されているリードフレーム全数が終了するまで自動的に作業が行われる。

なお、ローダー部とアンローダー部はリードフレームを複数枚 (20~30枚) 収納できるマガジンがセットでき上下動することによりリードフレームを供給、収納をする。マガジンを複数個セットできる設備もある。